

SKU6715: TARJETA DE DESARROLLO OPENEP4CE6-C ALTERA CYCLONE IV PAQUETE A

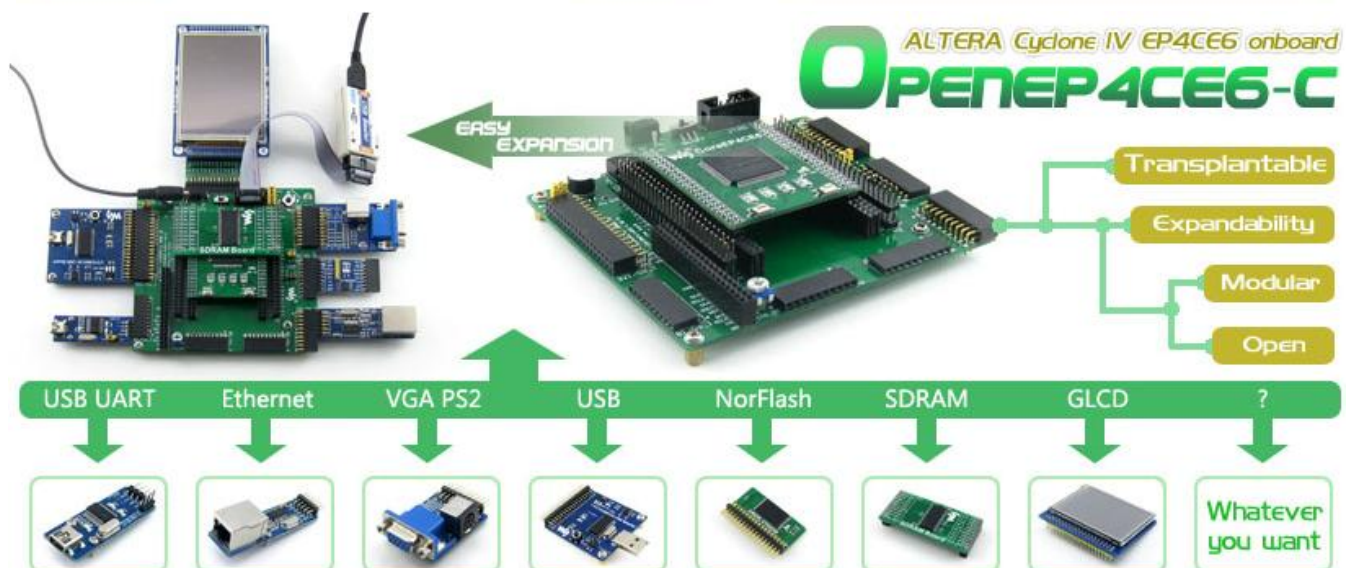


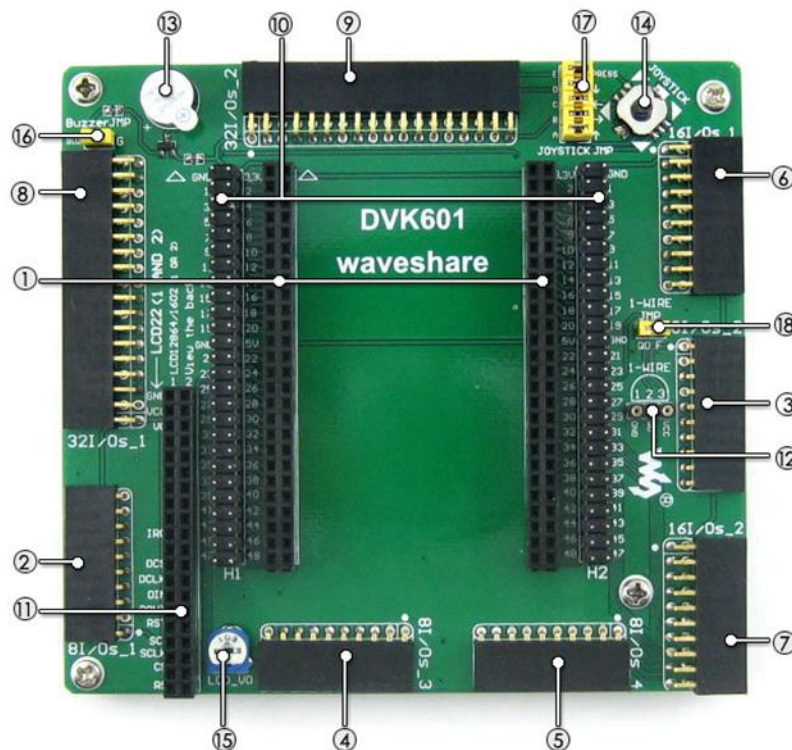
Descripción

Es una placa de desarrollo FPGA que consta de la placa madre DVK601 y la placa central FPGA CoreEP4CE6.

OpenEP4CE6-C admite una mayor expansión con varias placas de accesorios opcionales para aplicaciones específicas. El diseño modular y abierto lo convierte en el ideal para iniciar el desarrollo de aplicaciones con dispositivos FPGA de la serie ALTERA Cyclone IV. OpenEP4CE6-C le permite iniciar su diseño con el procesador Nios II de forma fácil y rápida.

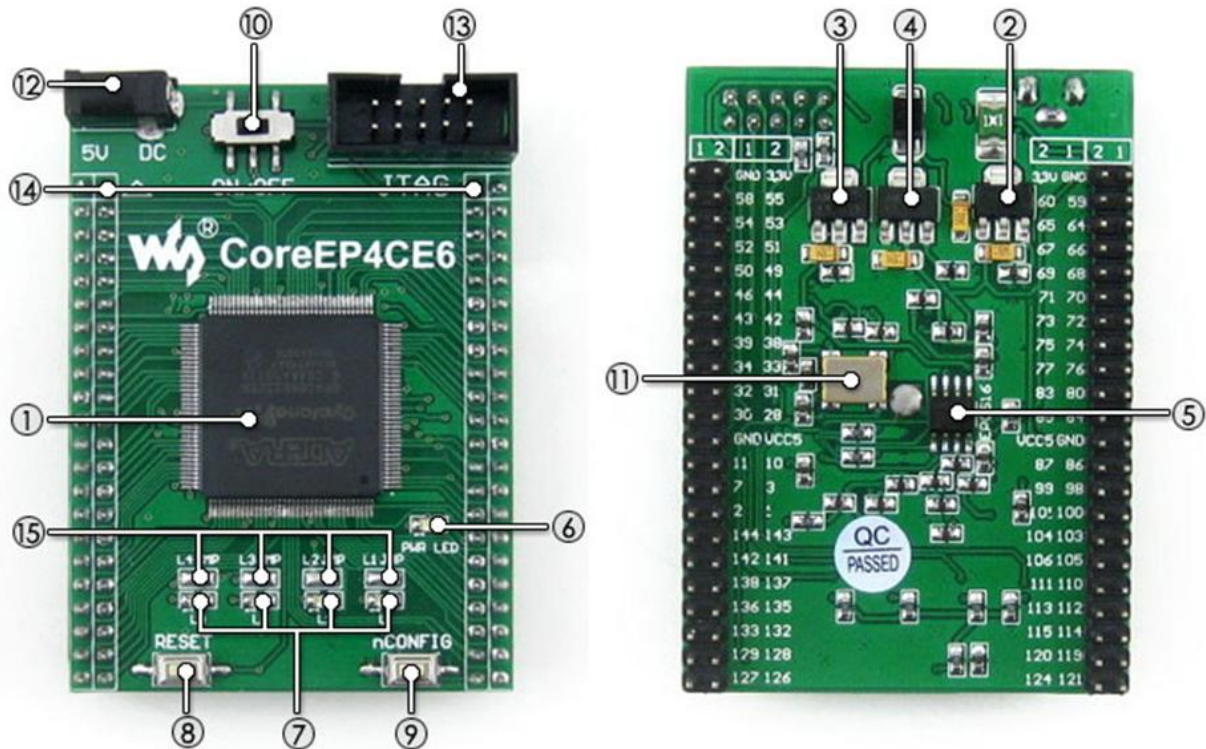
Características





1. Conector de placa base FPGA CPLD: para conectar fácilmente placas principales que integran un CPLD FPGA a bordo
2. Interfaz 8i/OS 1, para conectar placas/módulos accesorios
3. interfaz 8i/OS 2, para conectar placas/módulos accesorios
4. interfaz 8i/OS 3, para conectar placas/módulos accesorios
5. interfaz 8i/OS 4, para conectar placas/módulos accesorios
6. interfaz 16i/OS 1, para conectar placas/módulos accesorios
7. interfaz 16i/OS 2, Para conectar placas/módulos accesorios
8. interfaz 32i/OS 1, para conectar placas/módulos accesorios
9. interfaz 32i/OS 2, para conectar placas/módulos accesorios
10. Conectores de expansión FPGA
 - Los pines FPGA son accesibles en los conectores de expansión
 - Para conectar la placa de accesorios SDRAM
11. Interfaz LCD, para conectar LCD22, LCD12864, LCD1602
12. Interfaz: Se conecta fácilmente a dispositivos (encapsulado TO-92), como el sensor de temperatura (DS18B20), el número de registro electrónico (DS2401), etc.
13. Zumbador
14. Joystick: Cinco posiciones
15. potenciómetro: Para ajuste de retroiluminación LCD22, o ajuste de contraste LCD12864, LCD1602
16. Jumper de zumbador
17. Jumper de joystick
18. Jumper de un cable

Placa CoreEP4CE6



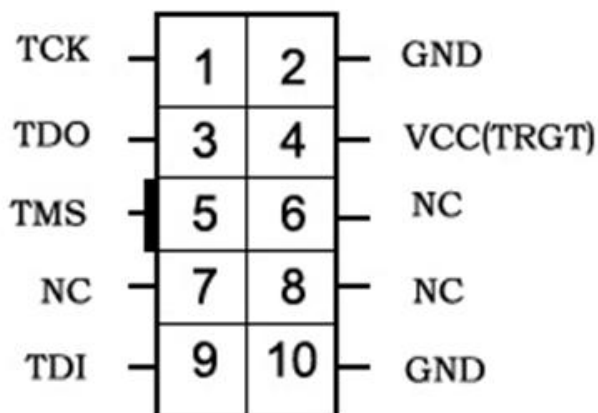
1. EP4CE6E22C8N: el dispositivo FPGA ALTERA Cyclone IV que cuenta con:
 - Frecuencia de funcionamiento: 50 MHz
 - Voltaje de funcionamiento: 1,15 V ~ 3,465 V
 - Paquete: QFP144
 - E / S: 80
 - LE: 6K
 - RAM: 270 kb
 - PLL: 2
 - Depuración / Programación: compatible con JTAG
2. AMS1117-3.3, regulador de voltaje de 3.3V
3. AMS1117-2.5, regulador de voltaje de 2.5V
4. AMS1117-1.2, regulador de voltaje de 1.2V
5. EPCS16, memoria FLASH serial incorporada, para almacenar código
6. Indicador de encendido
7. LED
8. Botón de reinicio
9. Botón nCONFIG: para reconfigurar el chip FPGA, el equivalente al reinicio de energía
10. Interruptor de alimentación
11. Oscilador de cristal activo 50M
12. Entrada de 5 V DC
13. Interfaz JTAG: Para depuración/programación
14. Pines FPGA, VCC, GND y todos los puertos de E/S son accesibles en conectores de expansión
15. Jumpers LED de expansión


Interfaz de depuración/programación

La placa de desarrollo OpenEP4CE6-C FPGA integra la interfaz JTAG para programación/depuración.

PIN	SIMBOLO	DESCRIPCIÓN
1	TCK	Señal reloj
2	GND	Señal de tierra
3	TDO	Datos del dispositivo
4	VCC(TRGT)	Fuente de alimentación de destino
5	TMS	Control de estado JTAG
6	NC	No hay conexión
7	NC	No hay conexión
8	NC	No hay conexión
9	NC	No hay conexión
10	GND	Señal de tierra

Pinout de encabezado JTAG



 AG Electrónica <small>¿Qué vamos a innovar hoy?</small>	AG Electrónica S.A.P.I. de C.V. República del Salvador N° 20 Segundo Piso Teléfono: 55 5130 - 7210		
	ACOTACIÓN: N/A	http://www.agelectronica.com	REALIZO: JLL REV: JFRR
TOLERANCIA: N/A	TARJETA DE DESARROLLO OPENEP4CE6-C ALTERA CYCLONE IV PAQUETE A		
TOLERANCIA: N/A	Fecha: 23/04/21	No. Parte: SKU6715	